

科目名	LSIプロセス工学		英文表記	LSI fabrication process technology		平成26年3月14日		
科目コード	6216							
教員名:比嘉勝也 技術職員名:						修正		
対象学科/専攻コース			学年	必・選	履修・学修	単位数	授業形態	授業期間
創造システム工学専攻・電子通信システム工学コース			専1	選	学修	2単位	講義	前期
科目目標	集積回路の設計・製造に関する基本的原理および方法を理解し説明できることを目標とする。							
総合評価	定期試験(中間・期末)の平均の80%+学習達成度チェックおよび宿題20% 評価は前期中間までの評価と前期末までの評価の平均で行い、60%以上を合格とする。							
科目目標達成度とJABEE目標との対応	科目達成度目標(対応するJABEE教育目標)				達成度目標の評価方法		目標割合	
	①	半導体デバイスおよび集積回路の設計・製作方法について理解する。(A-4)			⇒	正しく説明できるか定期試験および講義での小テスト・宿題で評価する。		70%
	②	製造工程の物理現象について理解する。(A-2)			⇒	正しく計算できるか定期試験および講義での小テスト・宿題で評価する。		30%
					⇒			
本科・専攻科教育目標	1	2	3	4	JABEEプログラム名称	情報通信システム工学		
	○		◎		JABEEプログラム教育目標	A-2, A-4		
評価方法と評価項目および関連目標に対する評価割合								
	目標との関連	定期試験	小テスト	レポート	その他(演習課題・発表・実技・成果物等)	総合評価	セルフチェック	
評価項目		80	10	10	0	100		
基礎的理解	①②	40	5	5		50		
応用力(実践・専門・融合)	①②	40	5	5		50		
社会性(プレゼン・コミュニケーション・PBL)						0		
主体的・継続的学修意欲						0		
授業概要、方針、履修上の注意	本講義では、MOSTランジスタの製作方法を中心に半導体素子および集積回路の設計・製作を解説し、実施に用いられる装置を使いながら講義する。 ・ 学生はLSIがどのように製作されるかを表現・説明できるようにすることを求める。 ・ 履修に際しては、電子回路および半導体工学などの科目を履修していることが望ましい。							
教科書・教材	本講義では、参考図書を基に制作したプリントを用いる。							

授 業 計 画					
週	授 業 項 目	時間	授 業 内 容	自学自習 (予習・復習)内容	セルフ チェク
1	集積回路における微細加工1	2	微細加工技術・スケーリング則について	小テスト・宿題	
2	" 2	2	プレーナ技術について(ダイオード構造と製作過程)	小テスト・宿題	
3	" 3	2	フォトリソグラフィについて	小テスト・宿題	
4	" 4	2	エッチング法(ウェット・ドライ)について	小テスト・宿題	
5	" 5	2	不純物導入(pn接合)について	小テスト・宿題	
6	" 6	2	成膜方法(CVD・PVD法)について	小テスト・宿題	
7	" 7	2	シリコン酸化膜形成について	小テスト・宿題	
8	中間試験	2	これまでの講義内容について試験を行う。	試験対策	
9	半導体素子・集積回路設計1	2	MOSTランジスタの構造と製作方法について	小テスト・宿題	
10	" 2	2	DRAMの構造について1(機能・設計)	小テスト・宿題	
11	" 3	2	DRAMの構造について2(製造)	小テスト・宿題	
12	" 4	2	SRAMの構造について1(機能・設計)	小テスト・宿題	
13	" 5	2	SRAMの構造について2(製造)	小テスト・宿題	
14	" 6	2	フラッシュメモリーの構造について1(機能・設計)	小テスト・宿題	
15	" 7	2	フラッシュメモリーの構造について2(製造)	試験対策	
期末	期末試験	[2]			
16					
17					
18					
19					
20					
21					
22					
23	後期中間試験(行事予定で変更可)				
24					
25					
26					
27					
28					
29					
30					
期末	期末試験	[2]			
学習時間合計		30	実時間	22.5	
自学自習(予習・復習)内容(学修単位における自学自習時間の保証)				標準的所用時間(試行)	
①	宿題(その週の講義内容に沿った内容について課題を課す。)(実施時間(目安)2~4時)			各2時間×15回	
②	試験対策・レポート			各3時間×5回	
③					
備考欄					
<ul style="list-style-type: none"> この科目はJABEE対応科目である。 関連科目:電子回路I・II(3年)、集積回路I(4年)、◎集積回路II(5年)、◎半導体物性工学(専攻科1年) 					

学習時間は、実時間ではなく単位時間で記入する。(45分=1、90分=2)

行動特性と評価方法

行動特性	レベル5	レベル4	レベル3	レベル2	レベル1	評価方法
①	半導体デバイスおよび集積回路の設計・製作方法について理解する。	半導体デバイスおよび集積回路の設計・製作方法について技術の原理物理を理解し図解を交えて詳細に説明できる。	半導体デバイスおよび集積回路の設計・製作方法についての原理をおよそ理解し、図解および参考文献を参考にしながら説明できる。	半導体デバイスおよび集積回路の設計・製作方法についておよその原理を理解している。		
②	製造工程の物理現象について理解する。	製造工程の物理現象について理解し、図解を用いて詳細に説明できる。	製造工程の物理現象について参考文献を参照しながら説明できる。	製造工程の物理現象についておよそ理解している。		