

科目名	コンピュータアーキテクチャ	英文表記	Computer Architecture	H24.3.12		
科目コード	3204					
教員名:山田親稔 技術職員名:				作成		
対象学科/専攻コース	学年	必・選	履修・学修	単位数	授業形態	授業期間
情報通信システム工学科	3年	必	履修	2単位	講義	通年
科目目標	ノイマン型コンピュータの動作(データ、制御)、コンピュータの高速化技術について理解ができる。簡単なコンピュータの設計ができる。					
総合評価	コンピュータの動作および高速化技術の理解について、定期試験(50%)と演習課題(10%)により評価する。コンピュータの設計の理解についてレポート(40%)により評価する。					
達成度目標と評価方法	科目達成度目標(対応するJABEE教育目標)			達成度目標の評価方法		
	①	ノイマン型コンピュータの動作(データ、制御)、コンピュータの高速化技術について理解ができる。	⇒	コンピュータの動作および高速化技術の理解について、定期試験と演習課題により評価する。		
	②	簡単なコンピュータの設計ができる。	⇒	コンピュータの設計の理解についてレポートにより評価する。		
本科・専攻科教育目標	1	2	3	4	JABEEプログラム名称	
	○		◎		JABEEプログラム教育目標	
授業概要、方針、履修上の注意	教科書を中心に、コンピュータ各部のアーキテクチャを学ぶ。					
教科書・教材	「図解コンピュータアーキテクチャ入門」(森北出版)					
授 業 計 画						
週	授 業 項 目	時間	授 業 内 容		自学自習(予習・復習)内容	
1	年間のガイダンス	2	全体の内容、講義の進め方や準備の仕方について コンピュータアーキテクチャについて			
2	コンピュータの発展、ノイマン型コンピュータ	2	コンピュータの歴史、機械式・電子式コンピュータ、コンピュータの分類			
3	ノイマン型アーキテクチャ	2	ノイマン型コンピュータの基本構成及び基本動作			
4	命令セットアーキテクチャ	2	機械語命令、命令の形式、命令セット、アドレッシング			
5	ハーバードアーキテクチャ	2	構成と特徴、RISCとCISCについて			
6	演算アーキテクチャ	2	データの表現、演算アルゴリズム			
7	制御アーキテクチャ	2	ワイヤードロジック制御、マイクロプログラム制御			
8	前期中間試験	2				

9	メモリアーキテクチャ①	2	前期中間試験解説、メモリ装置	
10	メモリアーキテクチャ②	2	ICメモリ、補助メモリ	
11	キャッシュメモリと仮想メモリ①	2	キャッシュメモリアーキテクチャ	
12	キャッシュメモリと仮想メモリ②	2	仮想メモリアーキテクチャ	
13	パイプラインアーキテクチャ①	2	パイプライン処理の基本	
14	パイプラインアーキテクチャ②	2	ハザード	
15	前期まとめ	2	これまでの復習を行う。	
期末	前期末試験	[2]		
16	パイプラインアーキテクチャ	2	前期末試験解説、高速化技術	
17	並列処理アーキテクチャ①	2	スーパースカラ、VLIW	
18	並列処理アーキテクチャ②	2	ベクトルコンピュータ、マルチプロセッサ	
19	入出力アーキテクチャ①	2	直接制御方式、DMA	
20	入出力アーキテクチャ②	2	入力装置、出力装置、ヒューマンインタフェース	
21	システムアーキテクチャ	2	OSの役割、目的、構成、入出力管理、ファイル管理	
22	ネットワークアーキテクチャ	2	集中処理と分散処理、LAN、ネットワークの構成	
23	後期中間試験	2		
24	コンピュータ設計演習①	2	後期中間試験解説、4ビットコンピュータの解説	
25	コンピュータ設計演習②	2	CPU、メモリ	
26	コンピュータ設計演習③	2	レジスタ、演算回路	
27	コンピュータ設計演習④	2	クロック、制御回路	
28	コンピュータ設計演習⑤	2	設計、レポート作成	
29	コンピュータ設計演習⑥	2	設計、レポート作成	
30	コンピュータ設計演習⑦	2	設計、レポート作成、レポート提出	
期末	後期末試験	[0]		
学習時間合計		60	実時間	45
自学自習(予習・復習)内容(学修単位における自学自習時間の保証)				標準的所用時間(試行)
①				
②				
③				
備考欄				

学習時間は、実時間ではなく単位時間で記入する。(45分=1、90分=2)