H22年 英文表記 科目名 集積回路 I Integrated Circuits I 6月17日 教員名:兼城 千波 修正 技術支援: 学年 対象学科 必・選 |履修・学修| 単位数 授業形態 授業期間 情報通信システム工学科 4年 必修 学修 4 単位 講義 通年 1. アナログ電子回路・デジタル電子回路の基礎を理解できる。 目標 2. 電子回路の応用的な考え方を理解できる。 3. 集積回路の構成要素・設計について理解できる。 JABEE プログラム名称 1 2 3 情報通信システム工学 高専目標 A-2, A-4, B-1, B-2, B-3  $\bigcirc$ JABEE プログラム教育目標 C-1, C-3 授業概要、 電子回路と集積回路 I で学習したことを踏まえ、特に、アナログ回路に関して、基本 方 針、 集積回路の要素、設計について学習する。授業では、回路シミュレータなどを利用し 履修上の注意 て、回路に対する理解を深める。 講義中に行う小テスト・演習(20回程度の平均)40%と定期(中間・期末)試験(4 回の各平均)60%で総合的に評価する。 評価方法 定期試験の再試験は行わない。 教科書・教材 配布資料、PPT 専修学校教科書シリーズ電子回路(1)、電子回路(2) コロナ社 参考図書 (他にも参考図書を探す場合のキーワード:電子回路、デジタル回路 授 業 計 画 時 内 授 業 項 目 授 業 容 間 1. 電子回路の復習 ダイオード回路、トランジスタ増幅回路の復習 3 2. 集積回路能動素子モデル バイポーラ、CMOS、小信号モデル 3 3.基本増幅回路と多段増幅回路(1) デバイスモデルの選定、複数トランジスタの増幅 4. 多段增幅回路(2) ダーリントン接続 3 5. 多段增幅回路(3) 3 カスコード接続 多段増幅回路 (バイポーラ) 6. 多段増幅回路と周波数応答(1) 3 7. 多段増幅回路と周波数応答(2) 多段増幅回路(バイポーラ)周波数特性 3 8. これまでの復習 プロセス技術、増幅回路 4  $^2$ 前期中間試験 9. 多段増幅回路と周波数応答(3) 増幅回路の周波数特性(低域、中域、高域) 3 10. 多段増幅回路と周波数応答(4) CMOS 增幅回路、周波数特性 3 11. 多段増幅回路と周波数応答(5) 3 周波数応答解析(シミュレーションによる検証) 12. 演算增幅回路(1) 3 差動増幅回路 13. 演算增幅回路(2) 3 オペアンプの基礎1 14. 演算增幅回路(3) 3 オペアンプの基礎2 15.増幅回路のまとめ 周波数応答の復習 3 前期末試験 [2]16. 前期の復習 4

3

3

半導体の動向、自動車産業との関わり、他

表とカルノ一図、動作、回路設計

ブール代数、ド・モルガンの定理、カルノー図、真理値

17. 東芝技術講演会

18. 論理代数と論理回路

学習時間合計	96	実時間	80
学年末試験	[2]		
30. 総まとめ	3	デジタル集積回路の復習	
29. 論理代数と論理回路	3	ブール代数、ド・モルガンの定理、カルノー図、真理値 表とカルノー図、動作、回路設計	
		14	
数		ップカウンタの設計ホールドタイムとセットアップタ	
38. 同期回路の設計。最大クロック周波	3	4 進アップカウンタの設計、フリップフロップによるア	
27. 同期式カウンタ	3	同期式 2n進カウンタ、同期式 N進カウンタ	
26. 非同期式カウンタ	3	非同期式 2n進カウンタ、非同期式 N進カウンタ	
25. レジスタ・シフトレジスタ	3	動作と回路記号、設計	
24. パリティ回路	3	4 ビットパリティジェネレータ、偶数パリティ	
後期中間試験	2		
23. 正論理と負論理	3	排他的論理輪回路	
22.7セグメントデコーダの設計	3	7 セグメントの動作と設計、真理値表とカルノー図	
21. デコーダ	3	10 進-BCD デコーダ、シミュレーション	
20. エンコーダ	3	10 進-BCD エンコーダ、シミュレーション	
19. 演算回路	3	真理値表とカルノー図、動作、回路設計	

学修単位における自学自習時間の保証(レポート頻度など)

講義の予習復習(補講含む)(54時間)、授業中に配布する演習問題(30時間)