

科目名	組み込みシステム			英文表記	Embedded Systems		H22年 6月16日
教員名：吉田 たけお 技術支援：							修正
対象学科	学年	必・選	履修・学修	単位数	授業形態	授業期間	
情報通信システム工学科	5年	選択	学修	2単位	講義	半期	
目 標	組み込みシステムを構成する組み込みプロセッサ、組み込みOS、組み込みソフトウェアの基礎および組み込みシステムの開発手法を理解する。						
高 専 目 標	1	2	3	4	JABEE プログラム名称	情報通信システム工学	
	○		◎		JABEE プログラム教育目標	A-2 B-2 B-3 C-1	
授業概要、 方針、 履修上の注意	本講義では、組み込みプロセッサとして TeC6 を、また、開発言語として TeC6 アセンブリ言語を採用し、OSレスの組み込みシステムを実習形式で開発する。また、専用ハードウェアおよび制御対象のシステムは、VHDL 言語を用いて設計し、FPGA ボード (TD-BD-TS101) 上に実装する。						
評価方法	定期 (中間・期末) 試験 (50%) とレポート (50%) で評価する。						
教科書・教材	なし(プリントを配布する)						
参考図書	阪田史郎、高田広章編著、ITテキスト 組み込みシステム、オーム社 (他にも参考図書を探す場合のキーワード：組み込みシステム、プロセッサ、OS、ソフトウェア)						
授 業 計 画							
授 業 項 目	時間	授 業 内 容					
1. 組み込みシステムの概要	2	組み込みシステムの定義、構成要素、開発手法、例					
2. VHDL による開発実習(1)	2	VHDL による簡単な組み合わせ回路の設計					
3. VHDL による開発実習(2)	2	VHDL によるシミュレーション					
4. VHDL による開発実習(3)	2	VHDL による実用的な組み合わせ回路の設計					
5. VHDL による開発実習(4)	2	VHDL による各種レジスタの設計					
6. VHDL による開発実習(5)	2	VHDL による各種カウンタの設計					
7. 開発する組み込みシステムの概要	2	開発する組み込みシステムの概要および仕様解説					
8. 前期中間試験	2						
9. VHDL による開発実習(6)	2	VHDL による制御対象回路の設計					
10. VHDL による開発実習(7)	2	VHDL によるインターフェースの設計					
11. FPGA 実装	2	制御対象回路とインターフェースの FPGA 実装					
12. アセンブリプログラミング(1)	2	TeC6 による制御プログラムの開発					
13. アセンブリプログラミング(2)	2	TeC6 による制御プログラムの開発					
14. アセンブリプログラミング(3)	2	TeC6 による制御プログラムの開発					
15. システム全体の動作確認	2	FPGA ボードと TeC6 を接続し、動作を確認					
前期末試験	[2]						
学習時間合計	30	実時間	25				

学修単位における自学自習時間の保証 (レポート頻度など)

1回目、6回目、11回目の講義でレポートを課す。