

科目名	デジタルシステム設計	英文表記	Digital System Design		2011年3月25日		
科目コード	4315						
教員名：姉崎 隆 技術職員名：釣 健孝					作成		
対象学科／専攻コース		学年	必・選	履修・学修	単位数	授業形態	授業期間
メディア情報工学科		4年	選	学修	2単位	講義	前期
目標及び評価方法	目標項目			評価方法及びその割合			
	①FPGAの基礎と最新動向が理解でき、FPGAの特徴について説明できる。			①報告書の提出/受付（50%）および実習方法に基づいた適切な実習を行えたか（50%）の合計点で評価する。実習経過の文書提出も後者に加味する。			
	②VHDLの基礎が理解でき、FPGAの特徴について説明できる。						
	③ハード・マクロのCPUが理解でき、SoCとCPUの特徴、機能について説明でき						
	④組込みシステムのソフトウェアとハードウェアによる機能分割について説明できる。						
高専目標	1	2	3	4	JABEEプログラム名称	メディア情報工学	
	○		◎		JABEEプログラム教育目標	(A-3)	
授業概要、方針、履修上の注意	<p>デジタルシステム設計は、携帯電話や情報家電などのマイクロプロセッサが実装されている組み込みシステムでは、ハードウェアの小型化や高機能な製品を開発するために必要不可欠な技術である。設計されたシステムは、少量多品種の試作・評価ではFPGAに実装し、量産ではASIC等の大規模集積回路で製品化される。</p> <p>このようなシステム（いわゆるSoC）の構築では、ハードウェア処理とソフトウェア処理による機能分割を考慮したシステム設計・デバッグが必要となる。そこで、FPGAにハード・マクロのCPU(RISC)を設計搭載し、用途に応じたカスタムCPUの設計を習得する。さらにハード・マクロCPU上でハード&ソフト協調デバッグを実習する。</p>						
教科書・教	都度、教材(手順書、資料)を提示する。						
授 業 計 画							
回数	授 業 項 目	時間	授 業 内 容		予 習 項 目		
1	概要	2	本講義のシラバス説明				
2	FPGA開発ツールの導入	2	FPGA開発ツールの説明およびセットアップ				
3	HDL概説	2	HDLの基本事項の説明				
4	ソフト・マクロCPUの実装①	2	CPUシミュレータを実装し、カスタムCPU設計を実習する。				
5	ソフト・マクロCPUの実装②	2	CPUシミュレータを実装し、カスタムCPU設計を実習する。				
6	ソフト・マクロCPUの実装③	2	ハード・マクロCPUを実装し、カスタムCPU設計を実習す				
7	ソフト・マクロCPUの実装④	2	ハード・マクロCPUを実装し、カスタムCPU設計を実習す				
8	ソフト・マクロCPUの実装⑤	2	ハード・マクロCPUを実装し、カスタムCPU設計を実習す				
9	総合的な課題のSoC設計と実装①	2	課題を設定してカスタムCPU設計し、ハード&ソフト協調デバッグ実習。				
10	総合的な課題のSoC設計と実装②	2	課題を設定してカスタムCPU設計し、ハード&ソフト協調デバッグ実習。				
11	総合的な課題のSoC設計と実装③	2	課題を設定してカスタムCPU設計し、ハード&ソフト協調デバッグ実習。				
12	総合的な課題のSoC設計と実装④	2	課題を設定してカスタムCPU設計し、ハード&ソフト協調デバッグ実習。				
13	総合的な課題のSoC設計と実装⑤	2	課題を設定してカスタムCPU設計し、ハード&ソフト協調デバッグ実習。				
14	総合的な課題のSoC設計と実装⑥	2	課題を設定してカスタムCPU設計し、ハード&ソフト協調デバッグ実習。				
15	総合的な課題のSoC設計と実装⑦	2	課題を設定してカスタムCPU設計し、ハード&ソフト協調デバッグ実習。				

