

科目名	組込みシステム		英文表記	Embedded Systems		H23.3.18	
科目コード	5211						
教員名：吉田たけお 技術職員名：						作成	
対象学科／専攻コース			学年	必・選	履修・学修	単位数	授業形態
情報通信システム工学科			5年	選	学修	2単位	講義
目標及び評価方法	目標項目			評価方法及びその割合			
	①組込みシステムを構成する組み込みプロセッサ、組み込みOS、組み込みソフトウェアの基礎および組込みシステムの開発手法を理解する。			①定期試験（中間・期末）（50%（各25%））、レポート（50%）			
高専目標	1	2	3	JABEEプログラム名称		情報通信システム工学	
	○	○	◎	○	JABEEプログラム教育目標		A-2, B-2, B-3, C-1
授業概要、方針、履修上の注意	本講義では、組込みプロセッサとしてTeC6を、また、開発言語としてTeC6アセンブリ言語を採用し、OSレスの組込みシステムを実習形式で開発する。また、専用ハードウェアおよび制御対象のシステムは、VHDL言語を用いて設計し、FPGAボード(TD-BD-TS101)上に実装する。						
教科書・教材	なし（プリントを配布する）						
授 業 計 画							
回次	授 業 項 目	時間	授 業 内 容			予 習 項 目	
1	組込みシステムの概要	2	組込みシステムの定義、構成要素、開発手法、例				
2	VHDLによる開発実習(1)	2	VHDLによる簡単な組み合わせ回路の設計			講義の予習、レポート	
3	VHDLによる開発実習(2)	2	VHDLによるシミュレーション			講義の予習、演習課題	
4	VHDLによる開発実習(3)	2	VHDLによる実用的な組み合わせ回路の設計			講義の予習、演習課題	
5	VHDLによる開発実習(4)	2	VHDLによる各種レジスタの設計			講義の予習、演習課題	
6	VHDLによる開発実習(5)	2	VHDLによる各種カウンタの設計			講義の予習、レポート	
7	開発する組み込みシステム	2	開発する組込みシステムの概要および仕様解			講義の予習、演習課題	
8	中間試験	2					
9	VHDLによる開発実習(6)	2	VHDLによる制御対象回路の設計			講義の予習、演習課題	
10	VHDLによる開発実習(7)	2	VHDLによるインターフェースの設計			講義の予習、演習課題	
11	FPGA実装	2	制御対象回路とインターフェースのFPGA実装			講義の予習、レポート	
12	アセンブリプログラミング(1)	2	TeC6による制御プログラムの開発			講義の予習、演習課題	
13	アセンブリプログラミング(2)	2	TeC6による制御プログラムの開発			講義の予習、演習課題	
14	アセンブリプログラミング(3)	2	TeC6による制御プログラムの開発			講義の予習、演習課題	
15	システム全体の動作確認	2	FPGAボードとTeC6を接続し、動作を確認			講義の予習、演習課題	
期末	期末試験	[0]					
学習時間合計		30	実時間			25	
学修単位における自学自習時間の保証（レポート頻度など） 講義の予習復習（30時間） 演習課題、およびレポート（1回目、6回目、11回目の講義）（30時間）							

学習時間は、実時間ではなく単位時間で記入する。(50分=1、100分=2)