

科目名	ディジタルシステム設計	英文表記	Digital System Design			2013/2/28	
科目コード	4315						
教員名: 姉崎 隆 技術職員名: 畑 亮次					作成		
対象学科/専攻コース	学年	必・選	履修・学修	単位数	授業形態	授業期間	
メディア情報工学科	4年	選	学修	2単位	講義	後期	
科目目標	いわゆるSoCシステムの構築では、ハードウェア処理とソフトウェア処理による機能分割を考慮したシステム設計・デバッグが必要となる。そこで、FPGAにハード・マクロのCPU(RISC)を設計搭載し、用途に応じたカスタムCPUの設計を習得する。さらにハード・マクロCPU上でハード&ソフト協調デバッグを実習する。						
総合評価	報告書の提出/受付(50%)および実習方法に基づいた適切な実習を行えたか(50%)の合計点で評価する。 実習経過の文書提出も後者に加味する。 以上により評価する。						
科目目標達成度とJABEE目標との対応	科目達成度目標(対応するJABEE教育目標)			達成度目標の評価方法		目標割合	
	①	FPGAの基礎と最新動向が理解でき、FPGAの特徴について説明できる。		⇒	提出報告書および毎週の実験内容で評価	25%	
	②	VHDLの基礎が理解でき、FPGAの特徴について説明できる。		⇒	提出報告書および毎週の実験内容で評価	25%	
	③	ハード・マクロのCPUが理解でき、SoCとCPUの特徴、機能について説明できる。		⇒	提出報告書および毎週の実験内容で評価	25%	
	④	組込みシステムのソフトウェアとハードウェアによる機能分割について説明できる。		⇒	提出報告書および毎週の実験内容で評価	25%	
本科・専攻科教育目標	1	2	3	4	JABEEプログラム名称	メディア情報工学	
	○		◎		JABEEプログラム教育目標	A-3 (ハードウェア)	
評価方法と評価項目および関連目標に対する評価割合							
	目標との関連	定期試験	小テスト	レポート	その他(演習課題*発表・実技・成果物等)	総合評価	セルフチェック
評価項目		0	0	50	50	100	
基礎的理解	①②③④			25	25	50	
応用力(実践・専門・融合)	①②③④			25	25	50	
社会性(プレゼン・コミュニケーション・PBL)						0	
主体的・継続的学修意欲						0	
授業概要、方針、履修上の注意	ディジタルシステム設計は、携帯電話や情報家電などのマイクロプロセッサが実装されている組み込みシステムでは、ハードウェアの小型化や高機能な製品を開発するために必要不可欠な技術である。設計されたシステムは、少量多品種の試作・評価ではFPGAに実装し、量産ではASIC等の大規模集積回路で製品化される。 このようなシステム(いわゆるSoC)の構築では、ハードウェア処理とソフトウェア処理による機能分割を考慮したシステム設計・デバッグが必要となる。そこで、FPGAにハード・マクロのCPU(RISC)を設計搭載し、用途に応じたカスタムCPUの設計を習得する。さらにハード・マクロCPU上でハード&ソフト協調デバッグを実習する。						
教科書・教材	都度、教材(手順書、資料)を提示する。						

授 業 計 画					
週	授 業 項 目	時間	授 業 内 容	自学自習 (予習・復習)内容	セルフ チェッ ク
1	概要	2	本講義のシラバス説明		
2	FPGA開発ツールの導入	2	FPGA開発ツールの説明およびセットアップ		
3	HDL概説	2	HDLの基本事項の説明		
4	ソフト・マクロCPUの実装①	2	CPUシミュレータを実装し、カスタムCPU設計を実習する。		
5	ソフト・マクロCPUの実装②	2	CPUシミュレータを実装し、カスタムCPU設計を実習する。		
6	ソフト・マクロCPUの実装③	2	ハード・マクロCPUを実装し、カスタムCPU設計を実習する。		
7	ソフト・マクロCPUの実装④	2	ハード・マクロCPUを実装し、カスタムCPU設計を実習する。		
8	ソフト・マクロCPUの実装⑤	2	ハード・マクロCPUを実装し、カスタムCPU設計を実習する。		
9	ソフト・マクロCPUの実装⑥	2	ハード・マクロCPUを実装し、カスタムCPU設計を実習する。		
10	ソフト・マクロCPUの実装⑦	2	ハード・マクロCPUを実装し、カスタムCPU設計を実習する。		
11	Media ComputerのSoC設計と実	2	Media Computerの実装およびカスタム化設計を実習する。		
12	Media ComputerのSoC設計と実	2	Media Computerの実装およびカスタム化設計を実習する。		
13	Media ComputerのSoC設計と実	2	Media Computerの実装およびカスタム化設計を実習する。		
14	Media ComputerのSoC設計と実	2	Media Computerの実装およびカスタム化設計を実習する。		
15	Media ComputerのSoC設計と実	2	Media Computerの実装およびカスタム化設計を実習する。		
期末	期末試験	[2]			
学習時間合計		30	実時間	22.5	
自学自習(予習・復習)内容(学修単位における自学自習時間の保証)				標準的所用時間(試行)	
①	3つの実習の学習後に報告書を課す。			各10時間×3回	
②					
③					
<b>備考欄</b>					
(共通記述) ・ この科目はJABEE対応科目である。 (各科目個別記述) ・ この科目の主たる関連科目はデジタル回路(2年)、メディア情報工学実験Ⅲ(3年)、制御とロボット(5年)					

学習時間は、実時間ではなく単位時間で記入する。(45分=1、90分=2)