

科目名	コンピュータアーキテクチャ	英文表記	Computer Architecture	2016年3月5日			
科目コード	3204						
教員名:宮城桂 技術職員名:			作成				
対象学科/専攻コース		学年	必・選	履修・学修	単位数	授業形態	授業期間
情報通信システム工学科		3年	必	履修	2単位	講義	通年
科目目標 【MCC目標】	ノイマン型コンピュータの動作(データ、制御)、コンピュータの高速化技術について理解ができる。簡単なコンピュータの設計ができる。 【V-D-3】計算機工学:計算機工学の分野では、現在主流となっているデジタルコンピュータのハードウェアの原理や、実際に利用されているハードウェア要素について理解している。 【V-D-4】コンピュータシステム:コンピュータシステムの分野では、コンピュータシステムの全体像を理解している。						
総合評価	コンピュータの動作および高速化技術の理解について、定期試験(50%)と演習課題(10%)により評価する。コンピュータにおける動作原理の理解についてレポート(40%)により評価する。						
科目達成度目標	目標割合	科目達成度目標	達成度目標の評価方法	ルーブリック			
				理想的な到達レベル	標準的な到達レベル	最低限必要な到達レベル	セルフチェック
	60%	① ノイマン型コンピュータの動作(データ、制御)、コンピュータの高速化技術について理解ができる。	コンピュータの動作および高速化技術の理解について、定期試験と演習課題により評価する。	ノイマン型コンピュータの動作(データ、制御)、コンピュータの高速化技術について理解し、工夫して構成できる。	ノイマン型コンピュータの動作(データ、制御)、コンピュータの高速化技術について理解ができる。	ノイマン型コンピュータの動作(データ、制御)について理解ができる。	
	40%	② 基本的なコンピュータアーキテクチャを理解して設計ができる。	コンピュータアーキテクチャの理解について実習とレポートにより評価する。	簡単なコンピュータを理解して設計ができ、アーキテクチャを工夫して設計できる。	簡単なコンピュータを理解して基本アーキテクチャに基づく設計ができる。	簡単なコンピュータの設計ができる。	
本科・専攻科教育目標	1	2	3	4			
	○		◎				
評価方法と評価項目および関連目標に対する評価割合							
	目標との関連	定期試験	小テスト	レポート	その他(演習課題・発表・実技・成果物等)	総合評価	セルフチェック
評価項目		50	0	40	10	100	
基礎的理解	①	50			10	60	
応用力(実践・専門・融合)						0	
社会性(プレゼン・コミュニケーション・PBL)	②			40		40	
主体的・継続的学修意欲						0	
授業概要、方針、履修上の注意	教科書を中心に、コンピュータ各部のアーキテクチャを学ぶ。						
教科書・教材	「図解コンピュータアーキテクチャ入門」(森北出版)						

授 業 計 画					
週	授 業 項 目	時間	授 業 内 容	自学自習 (予習・復習)内容	セルフ チェッ ク
1	年間のガイダンス	2	全体の内容、講義の進め方や準備の仕方について		
2	コンピュータの発展、ノイマン型コンピュータ	2	コンピュータの歴史、機械式・電子式コンピュータ、コンピュータの分類 【V-D-4:1-1】		
3	ノイマン型アーキテクチャ	2	ノイマン型コンピュータの基本構成及び基本動作		
4	命令セットアーキテクチャ	2	機械語命令、命令の形式、命令セット、アドレッシング		
5	ハーバードアーキテクチャ	2	構成と特徴、RISCとCISCについて		
6	演算アーキテクチャ	2	データの表現、演算アルゴリズム		
7	制御アーキテクチャ	2	ワイヤードロジック制御、マイクロプログラム制御		
8	前期中間試験	2			
9	メモリアーキテクチャ①	2	前期中間試験解説、メモリ装置		
10	メモリアーキテクチャ②	2	ICメモリ、補助メモリ		
11	キャッシュメモリと仮想メモリ①	2	キャッシュメモリアーキテクチャ		
12	キャッシュメモリと仮想メモリ②	2	仮想メモリアーキテクチャ		
13	パイプラインアーキテクチャ①	2	パイプライン処理の基本		
14	パイプラインアーキテクチャ②	2	ハザード		
15	前期まとめ	2	これまでの授業内容をまとめる。		
期末	期末試験	[2]			
16	パイプラインアーキテクチャ	2	前定期末試験解説、高速化技術		
17	並列処理アーキテクチャ①	2	スーパースカラ、VLIW		
18	並列処理アーキテクチャ②	2	ベクトルコンピュータ、マルチプロセッサ		
19	入出力アーキテクチャ①	2	直接制御方式、DMA		
20	入出力アーキテクチャ②	2	入力装置、出力装置、ヒューマンインタフェース		
21	システムアーキテクチャ	2	OSの役割、目的、構成、入出力管理、ファイル管理		
22	ネットワークアーキテクチャ	2	集中処理と分散処理、LAN、ネットワークの構成		
23	後期中間試験	2			
24	コンピュータ設計演習①	2	後期中間試験解説、4ビットコンピュータの解説		
25	コンピュータ設計演習②	2	CPU、メモリ		
26	コンピュータ設計演習③	2	レジスタ、演算回路		
27	コンピュータ設計演習④	2	クロック、制御回路		
28	コンピュータ設計演習⑤	2	設計、レポート作成		
29	コンピュータ設計演習⑥	2	設計、レポート作成		
30	コンピュータ設計演習⑦	2	設計、レポート作成、レポート提出		
期末	期末試験	[2]			
学習時間合計		60	実時間	45	
自学自習(予習・復習)内容(学修単位における自学自習時間の保証)				標準的所用時間(試行)	
①	講義の予習復習と試験対策			各2時間×30回	
②					
③					
備考欄					
<p>(JABEE関連共通記述)</p> <ul style="list-style-type: none"> この科目はJABEE非対応科目である。その他必要事項は各コースで定める。 <p>(各科目個別記述)</p> <ul style="list-style-type: none"> この科目の主たる関連科目は情報通信システム工学科科目関連図を参照のこと。 <p>(モデルコアカリキュラム)</p> <ul style="list-style-type: none"> 対応するモデルコアカリキュラム(MCC)の学習到達目標、学習内容およびその到達目標を【】内の記号・番号で示す。 					