

科目名	電子回路Ⅱ	英文表記	Electronic Circuit II	2017/3/12				
科目コード	3213				作成			
教員名：山田親稔 技術職員名：								
対象学科／専攻コース		学年	必・選	履修・学修	単位数	授業形態	授業期間	
情報通信システム工学科		3年	必	履修	2単位	講義	通年	
科目目標 【MCC目標】	真理値表の作成・読解，論理式の作成と簡略化，カルノー図による簡略化，ゲート回路の作成，タイミング波形の作成，フリップフロップ回路の構成と原理，各種順序回路などデジタル電子回路の基礎を理解する。ハードウェア記述言語(HDL)について学びデジタルシステムの設計法について理解する。 【V-C-3】【V-C-4】							
総合評価	前期・後期評価：定期試験(中間・期末)で100%評価する。 学年末評価は前期評価と後期評価の平均で行い，60%以上を合格とする。							
科目達成度目標	目標割合	科目達成度目標	達成度目標の評価方法	ルーブリック			セルフチェック	
	30%	①	ゲート回路，順序回路を用いたデジタル電子回路の基礎を理解する。 ・整数、小数を2進数、8進数、16進数で表現できる。 ・基数が異なる数の間で相互に変換できる。 ・基本的な論理演算を行うことができる。 ・基本的な論理演算を組み合わせ任意の論理関数を論理式として表現できる。 ・MIL記号またはJIS記号を使って図示された組み合わせ論理回路を論理式で表現できる。 ・論理式から真理値表を作ることができる。 ・論理式をMIL記号またはJIS記号を使って図示できる。	・基礎問題・応用問題を正しく理解して計算できるかを定期試験で評価する。 ・整数、小数を2進数、8進数、16進数のへの変換計算ができる。 ・基数が異なる数の間で相互に変換計算ができる。 ・ブール代数による簡単な論理演算計算ができる。 ・論理演算を組み合わせ任意の論理関数を論理式として計算ができる。 ・MIL記号を使って図示された簡単な組み合わせ論理回路を論理式で表現できる。 ・積和の簡単な論理式から真理値表を作ることができる。 ・論理式をMIL記号を使って回路で表示できる。	理想的な到達レベル(優)	標準的な到達レベル(良)	最低限必要な到達レベル(可)	セルフトチェック
	30%	②	ハードウェア記述言語(HDL)によるデジタルシステム設計について理解する。	基礎問題・応用問題を正しく理解して計算できるかを定期試験で評価する。	ハードウェア記述言語(HDL)によるデジタルシステム設計の階層設計とシミュレーションができる。	ハードウェア記述言語(HDL)による全加算回路と全減算回路の構造記述ができる。	ハードウェア記述言語(HDL)によるAND、半加算回路と半減算回路の構造記述ができる。	
	40%	③	電気・電子工学の専門分野の資格・就職・編入試験等で出される電気回路に関連する問題の70%程度を解ける学力がついている。	応用問題を正しく理解して計算できるかを定期試験で評価する。	電気・電子工学の専門分野の資格・就職・編入試験等で出される電気回路に関連する問題の70%程度を解ける学力がついている。	電気・電子工学の専門分野の資格・就職・編入試験等で出される電気回路に関連する問題の50%程度を解ける学力がついている。	電気・電子工学の専門分野の資格・就職・編入試験等で出される電気回路に関連する問題の30%程度を解ける学力がついている。	
本科・専攻科教育目標	1	2	3	4	<本科教育目標> (1) 技術者に必要な基礎知識を備え、実践力のある人材を育成する (3) 専門的基礎知識を理解し、自ら学ぶことのできる人材を育成する			
評価方法と評価項目および関連目標に対する評価割合								
	目標との関連	定期試験	小テスト	レポート	その他(演習・実習・実技・成果物等)	総合評価	セルフチェック	
評価項目		100	0	0	0	100		
基礎的理解	①②	60				60		
応用力(実践・専門・融合)	③	30				30		
社会性(プレゼン・コミュニケーション・PBL)		0				0		
主体的・継続的学修意欲	③	10				10		

<b>授業概要、方針、履修上の注意</b>	1. 本授業では電子回路の基礎としてのデジタル回路について講義を行う。 2. デジタル回路はゲート回路、フリップフロップ、カウンタ、レジスタ回路、HDL言語の基礎について講義する。 4. 回路シミュレータ、簡易電子回路デモ機操作、FPGA演習ボード(HDLトレーナ)などを活用して実践的に理解を深める。
<b>教科書・教材</b>	専修学校教科書シリーズ 電子回路(2)コロナ社, 演習問題プリント, MicroCap, ISEシミュレータ

**授 業 計 画**

週	授 業 項 目	時間	授 業 内 容	自学自習 (予習・復習)内容	セルフ チェック
1	デジタル回路の基礎1【航】	2	2、8、16進数		
2	デジタル回路の基礎2【航】	2	2進化10進数		
3	デジタル回路の基礎3【航】	2	補数演算		
4	デジタル回路の基礎4【航】	2	論理代数		
5	デジタル回路の基礎5【航】	2	真理値表、論理式の簡略化、カルノー図		
6	ゲート回路1【航】	2	AND、OR、NOT回路による論理式の表現		
7	ゲート回路2【航】	2	NAND、NOR回路による論理式の表現		
8	前期中間試験(行事予定で週変更可)	2	週1～7の授業で学んだ内容について試験を行う		
9	フリップフロップ1【航】	2	FF		
10	フリップフロップ2【航】	2	D-FF		
11	フリップフロップ3【航】	2	JK-FF		
12	フリップフロップ4【航】	2	JK-FF		
13	カウンタ1	2	4進カウンタ		
14	カウンタ2	2	5進カウンタ		
15	カウンタ3	2	7進カウンタ		
期末	期末試験	[2]	週9～15の授業で学んだ内容について試験を行う		
16	HDL言語による回路設計の基礎	2	AND、OR回路		
17	HDL言語によるゲート回路設計1	2	セレクト回路(構造記述)		
18	HDL言語によるゲート回路設計2	2	半加算回路、全加算回路		
19	HDL言語によるゲート回路設計3	2	半減算回路、全減算回路		
20	HDL言語によるゲート回路設計4	2	セレクト回路(動作記述、IF文)		
21	HDL言語によるゲート回路設計5	2	セレクト回路(動作記述、CASE文)		
22	HDL言語によるゲート回路設計6	2	エンコーダ、デコーダ		
23	後期中間試験(行事予定で週変更可)	2	週16～22の授業で学んだ内容について試験を行う		
24	HDL言語による順序回路設計1	2	マルチプレクサ		
25	HDL言語による順序回路設計2	2	デマルチプレクサ		
26	HDL言語による順序回路設計3	2	D-FF回路		
27	HDL言語による順序回路設計4	2	JK-FF回路		
28	HDL言語による順序回路設計5	2	シリパラ変換		
29	HDL言語による階層設計の基礎2	2	階層設計(全減算回路)		
30	HDL言語による階層設計の基礎3	2	階層設計(4ビット加減算回路)		
期末	期末試験	[2]	週24～30の授業で学んだ内容について試験を行う		
学習時間合計		60	実時間	45	
自学自習(予習・復習)内容(学修単位における自学自習時間の保証)				標準的所用時間	
①				各2時間×30回	
②				各5時間×2回	
③					

**備考欄**

(各科目個別記述)  
 ・ この科目の主たる関連科目は情報通信システム工学科科目関連図を参照のこと。  
 (モデルコアカリキュラム)  
 ・ 対応するモデルコアカリキュラム(MCC)の学習到達目標、学習内容およびその到達目標を【】内の記号・番号で示す。  
 (航空技術者プログラム)  
 ・ 【航】は航空技術者プログラムの対応項目であることを意味する。  
 (学位審査基準の要件による分類・適用)  
 科目区分：[A群(講義・演習科目)] 電気電子工学の基礎となる科目

学習時間は、実時間ではなく単位時間で記入する。(45分=1、90分=2)